



(12) 发明专利申请

(10) 申请公布号 CN 114864480 A

(43) 申请公布日 2022. 08. 05

(21) 申请号 202210783243.1

(22) 申请日 2022.07.05

(71) 申请人 广州粤芯半导体技术有限公司
地址 510700 广东省广州市黄埔区凤凰五路28号

(72) 发明人 廖军 张加亮

(74) 专利代理机构 深圳市嘉勤知识产权代理有限公司 44651
专利代理师 刘婧

(51) Int. Cl.
H01L 21/762 (2006.01)
H01L 21/311 (2006.01)

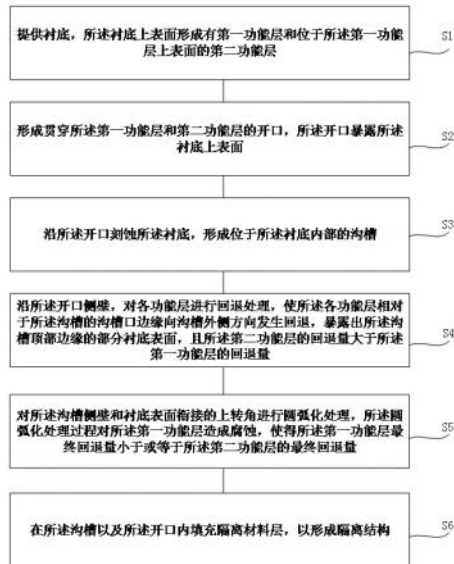
权利要求书2页 说明书8页 附图6页

(54) 发明名称

半导体器件及其制备方法

(57) 摘要

本申请公开一种半导体器件及其制备方法，以减少空洞，优化半导体器件的电性和良率。制备方法包括：提供衬底，上表面形成第一功能层和位于第一功能层上表面的第二功能层；形成贯穿第一功能层和第二功能层的开口，开口暴露衬底上表面；沿开口刻蚀衬底，形成位于衬底内部的沟槽；沿开口侧壁对各功能层进行回退处理，使各功能层相对于沟槽的沟槽口边缘向沟槽外侧方向发生回退，暴露出沟槽顶部边缘的部分衬底表面，且第二功能层的回退量大于第一功能层的回退量；对沟槽侧壁和衬底表面衔接的上转角进行圆弧形处理，对第一功能层造成腐蚀，使得第一功能层最终回退量小于或等于第二功能层的最终回退量；在沟槽以及开口内填充隔离材料层以形成隔离结构。



1. 一种半导体器件的制备方法,其特征在于,包括以下步骤:

提供衬底,所述衬底上表面形成有第一功能层和位于所述第一功能层上表面的第二功能层;

形成贯穿所述第一功能层和第二功能层的开口,所述开口暴露所述衬底上表面;

沿所述开口刻蚀所述衬底,形成位于所述衬底内部的沟槽;

沿所述开口侧壁,对各功能层进行回退处理,使所述各功能层相对于所述沟槽的沟槽口边缘向沟槽外侧方向发生回退,暴露出所述沟槽顶部边缘的部分衬底表面,且所述第二功能层的回退量大于所述第一功能层的回退量;

对所述沟槽侧壁和衬底表面衔接的上转角进行圆弧化处理,所述圆弧化处理过程对所述第一功能层造成腐蚀,使得所述第一功能层最终回退量小于或等于所述第二功能层的最终回退量;

在所述沟槽以及所述开口内填充隔离材料层,以形成隔离结构。

2. 根据权利要求1所述的制备方法,其特征在于,所述圆弧化处包括以下步骤:

在所述沟槽内形成第一氧化层,所述第一氧化层至少覆盖所述沟槽侧壁和衬底表面衔接的上转角的表面;

采用刻蚀工艺去除所述第一氧化层,所述刻蚀工艺沿所述开口侧壁处对所述第一功能层进行回退。

3. 根据权利要求2所述的制备方法,其特征在于,采用湿法刻蚀工艺去除所述第一氧化层。

4. 根据权利要求2所述的制备方法,其特征在于,所述圆弧化处理还包括以下步骤:

在去除所述第一氧化层后,在所述沟槽的底部和侧壁表面形成第二氧化层,所述第二氧化层至少覆盖所述沟槽的上转角。

5. 根据权利要求4所述的制备方法,其特征在于,采用高浓度电浆沉积方法或高温氧化物沉积方法中的至少一种,在所述沟槽的底部和侧壁表面形成所述第一氧化层和/或第二氧化层。

6. 根据权利要求1所述的制备方法,其特征在于,采用干法刻蚀工艺,对所述各功能层进行回退处理,且所述干法刻蚀时使用的刻蚀气体中的气体分子的氢原子的个数大于或等于2个。

7. 根据权利要求6所述的制备方法,其特征在于,所述干法刻蚀所用的刻蚀气体对所述第二功能层与所述第一功能层的刻蚀速率比大于500:1;和/或,

所述刻蚀气体包括一氟甲烷或二氟甲烷中的至少一种。

8. 根据权利要求6所述的制备方法,其特征在于,所述采用干法刻蚀工艺,对所述各功能层进行回退处理包括:

根据所述各功能层的预设回退量,确定所述干法刻蚀的刻蚀时长;

向所述各功能层提供刻蚀气体,且持续所述刻蚀时长,所述刻蚀气体中携带有非定向的等离子体。

9. 根据权利要求1所述的制备方法,其特征在于,所述对所述沟槽侧壁和衬底表面衔接的上转角进行圆弧化处理前,还包括以下步骤:

在所述第一功能层沿所述开口分布的一侧的表面形成保护层,且所述保护层能够被所

述圆弧化处理过程去除。

10. 根据权利要求9所述的制备方法,其特征在于,在所述第一功能层沿所述开口分布的一侧的表面形成保护层包括:

将所述回退处理的过程中形成的副产物作为所述保护层。

11. 根据权利要求10所述的制备方法,其特征在于,所述副产物包括聚合物。

12. 根据权利要求1所述的制备方法,其特征在于,所述在所述沟槽以及所述开口内填充隔离材料层,以形成隔离结构包括:

在所述沟槽的底部和侧壁表面形成第一隔离层,所述第一隔离层还覆盖至所述开口的侧壁,并覆盖至所述第二功能层的上表面;

在所述沟槽和所述开口的剩余空间内填满第二隔离层,所述第二隔离层还覆盖至所述第二功能层的上表面。

13. 根据权利要求1所述的制备方法,其特征在于,所述第一功能层的材料包括氧化硅、氮氧化硅和碳化硅中的至少一种,所述第二功能层的材料至少包括氮化硅。

14. 一种半导体器件,其特征在于,包括:

衬底;

位于所述衬底表面的第一功能层和位于所述第一功能层表面的第二功能层;

所述第一功能层和第二功能层中形成有开口,所述开口贯穿所述第一功能层和第二功能层;

所述衬底内形成有位于所述开口下方且与所述开口连通的沟槽,所述开口底部暴露出所述沟槽顶部开口边缘的部分衬底表面;

所述开口侧壁的第一功能层和第二功能层边缘齐平,或者第二功能层边缘向开口内凸出;

隔离材料层,填满所述沟槽和所述开口。

15. 根据权利要求14所述的半导体器件,其特征在于,所述沟槽的上转角呈圆弧形。

16. 根据权利要求14所述的半导体器件,其特征在于,所述第二功能层边缘呈圆弧形。

17. 根据权利要求14所述的半导体器件,其特征在于,还包括第二氧化层,形成于所述沟槽的底面和侧壁表面,所述隔离材料层形成于所述第二氧化层上表面。

半导体器件及其制备方法

技术领域

[0001] 本申请涉及半导体器件领域,具体涉及半导体器件及其制备方法。

背景技术

[0002] 浅沟槽隔离(STI,Shallow Trench Isolation)是晶圆生产起始阶段非常重要的一个工序。在所述浅沟槽隔离结构的沟槽内进行高浓度电浆沉积(HDP,High Dense Plasma)步骤时,对STI沟槽的形貌(profile)要求较高。若沟槽内的形貌不够光滑连续(smooth)时,容易使后续形成在所述沟槽内的隔离材料层产生空洞(void)。如图1所示,是一种典型的void现象。

[0003] 现有技术中,需要在STI沟槽内进行HTO(High Temperature Oxide,高温氧化物沉积)和HDP两次沉积,以填满所述STI沟槽。HDP和HTO两次沉积会进一步导致所述STI沟槽产生形状偏差,引起STI沟槽的深宽比变大,从而导致空洞109。

[0004] STI结构的空洞109会影响最终形成的半导体器件的电性和良率,导致晶圆出现废片。亟需提出一种新的STI结构的制备方法,减少空洞109的出现。

发明内容

[0005] 鉴于此,本申请提供一种半导体器件及其制备方法,能够减少空洞的出现,从而优化半导体器件的电性和良率。

[0006] 本申请提供一种半导体器件的制备方法,包括以下步骤:提供衬底,所述衬底上表面形成有第一功能层和位于所述第一功能层上表面的第二功能层;形成贯穿所述第一功能层和第二功能层的开口,所述开口暴露所述衬底上表面;沿所述开口刻蚀所述衬底,形成位于所述衬底内部的沟槽;沿所述开口侧壁,对各功能层进行回退处理,使所述各功能层相对于所述沟槽的沟槽口边缘向沟槽外侧方向发生回退,暴露出所述沟槽顶部边缘的部分衬底表面,且所述第二功能层的回退量大于所述第一功能层的回退量;对所述沟槽侧壁和衬底表面衔接的上转角进行圆弧化处理,所述圆弧化处理过程对所述第一功能层造成腐蚀,使得所述第一功能层最终回退量小于或等于所述第二功能层的最终回退量;在所述沟槽以及所述开口内填充隔离材料层,以形成隔离结构。

[0007] 可选的,所述圆弧化处包括以下步骤:在所述沟槽内形成第一氧化层,所述第一氧化层至少覆盖所述沟槽侧壁和衬底表面衔接的上转角的表面;采用刻蚀工艺去除所述第一氧化层,所述刻蚀工艺沿所述开口侧壁处对所述第一功能层进行回退。

[0008] 可选的,采用湿法刻蚀工艺去除所述第一氧化层。

[0009] 可选的,所述圆弧化处理还包括以下步骤:在去除所述第一氧化层后,在所述沟槽的底部和侧壁表面形成第二氧化层,所述第二氧化层至少覆盖所述沟槽的上转角。

[0010] 可选的,采用高浓度电浆沉积方法或高温氧化物沉积方法中的至少一种,在所述沟槽的底部和侧壁表面形成所述第一氧化层和/或第二氧化层。

[0011] 可选的,采用干法刻蚀工艺,对所述各功能层进行回退处理,且所述干法刻蚀时使

用的刻蚀气体中的气体分子的氢原子的个数大于或等于2个。

[0012] 可选的,所述干法刻蚀所用的刻蚀气体对所述第二功能层与所述第一功能层的刻蚀速率比大于500:1;和/或,所述刻蚀气体包括一氟甲烷或二氟甲烷中的至少一种。

[0013] 可选的,所述采用干法刻蚀工艺,对所述各功能层进行回退处理包括:根据各功能层的预设回退量,确定所述干法刻蚀的刻蚀时长;向所述各功能层提供刻蚀气体,且持续所述刻蚀时长,所述刻蚀气体中携带有非定向的等离子体。

[0014] 可选的,所述对所述沟槽侧壁和衬底表面衔接的上转角进行圆弧化处理前,还包括以下步骤:在所述第一功能层沿所述开口分布的一侧的表面形成保护层,且所述保护层能够被所述圆弧化处理过程去除。

[0015] 可选的,在所述第一功能层沿所述开口分布的一侧的表面形成保护层包括:将所述回退处理的过程中形成的副产物作为所述保护层。

[0016] 可选的,所述副产物包括聚合物。

[0017] 可选的,所述在所述沟槽以及所述开口内填充隔离材料层,以形成隔离结构包括:在所述沟槽的底部和侧壁表面形成第一隔离层,所述第一隔离层还覆盖至所述开口的侧壁,并覆盖至所述第二功能层的上表面;在所述沟槽和所述开口的剩余空间内填满第二隔离层,所述第二隔离层还覆盖至所述第二功能层的上表面。

[0018] 可选的,所述第一功能层的材料包括氧化硅、氮氧化硅和碳氧化硅中的至少一种,所述第二功能层的材料至少包括氮化硅。

[0019] 本申请提供一种半导体器件,包括:衬底;位于所述衬底表面的第一功能层和位于所述第一功能层表面的第二功能层;所述第一功能层和第二功能层中形成有开口,所述开口贯穿所述第一功能层和第二功能层;所述衬底内形成有位于所述开口下方且与所述开口连通的沟槽,所述开口底部暴露出所述沟槽顶部开口边缘的部分衬底表面;所述开口侧壁的第一功能层和第二功能层边缘齐平,或者第二功能层边缘向开口内凸出;隔离材料层,填满所述沟槽和所述开口。

[0020] 可选的,所述沟槽的上转角呈圆弧形。

[0021] 可选的,所述第二功能层边缘呈圆弧形。

[0022] 可选的,还包括第二氧化层,形成于所述沟槽的底面和侧壁表面,所述隔离材料层形成于所述第二氧化层上表面。

[0023] 本申请的所述半导体器件及其制备方法,由于各功能层均在位于所述开口的一侧相较于所述开口发生回退,且所述第二功能层的回退量大于所述第一功能层的回退量,因此,在所述沟槽内形成第一氧化层并去除的过程中,即使对所述第一功能层的回退量有一定的影响,由于所述第二功能层相较于第一功能层的回退量更大,因此所述第一功能层的回退量仍小于或等于所述第二功能层的,所述第二功能层与所述衬底上表面之间形成空隙夹层的可能性也大大降低,避免了在沟槽内沉积的其他膜层时,膜层无法将所述空隙夹层完全填满时出现的空洞问题,从而优化最终形成的半导体器件的电性和良率,提升晶圆的良率。

附图说明

[0024] 为了更清楚地说明本申请实施例中的技术方案,下面将对实施例描述中所需要使

用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本申请的一些实施例,对于本领域技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0025] 图1为现有技术中半导体器件形成空洞(Void)的结构示意图。

[0026] 图2为本申请一实施例中所述半导体器件的制备方法的步骤流程示意图。

[0027] 图3至图13为本申请一实施例中制备所述半导体器件的过程中各步骤形成的结构示意图。

具体实施方式

[0028] 研究发现,现有技术中STI结构内容容易出现空洞的原因主要在于,在形成所述沟槽后,所述衬底表面的功能层沿所述沟槽口分布的一侧会经历回退处理,但回退处理通常会导致第一功能层的回退量过多,而第二功能层的回退量较少,导致第二功能层与第一功能层之间形成空隙夹层,在后续的隔离材料填充过程中,隔离材料也很难填充到所述空隙夹层中,因此导致了后续的空洞。

[0029] 以下提供了一种新的半导体器件以及制备方法,能够克服所述STI结构的空洞问题。

[0030] 以下结合附图以及实施例,对所述半导体器件及其制备方法作进一步的说明。

[0031] 请参考图2至图13,其中图2为本申请一实施例中所述半导体器件的制备方法的步骤流程示意图,图3至图13为本申请一实施例中制备所述半导体器件的过程中各步骤形成的结构示意图。

[0032] 所述制备方法包括:

步骤S1: 提供衬底100,所述衬底100上表面形成有第一功能层102和位于所述第一功能层102上表面的第二功能层103,此处可参阅图3。

[0033] 步骤S2: 形成贯穿所述第一功能层102和第二功能层103的开口1011,所述开口1011暴露所述衬底100上表面,请参阅图6。

[0034] 步骤S3: 沿所述开口1011刻蚀所述衬底100,形成位于所述衬底100内部的沟槽101,请参阅图7。

[0035] 步骤S4: 沿所述开口1011侧壁,对各功能层进行回退处理,使所述各功能层相对于所述沟槽101的沟槽口边缘向沟槽101外侧方向发生回退,暴露出所述沟槽101顶部边缘的部分衬底100表面,且所述第二功能层103的回退量大于所述第一功能层102的回退量。

[0036] 步骤S5: 对所述沟槽101侧壁和衬底100表面衔接的上转角进行圆弧化处理,所述圆弧化处理过程对所述第一功能层102造成腐蚀,使得所述第一功能层102最终回退量小于或等于所述第二功能层103的最终回退量。

[0037] 步骤S6: 在所述沟槽101以及所述开口1011内填充隔离材料层,以形成隔离结构。

[0038] 在该实施例中,由于各功能层均在位于所述开口1011的一侧相较于所述开口1011发生回退,且所述第二功能层103的回退量大于所述第一功能层102的回退量,因此,在所述沟槽101内形成第一氧化层105并去除的过程中,即使对所述第一功能层102的回退量有一定的影响,但由于所述第二功能层103相较于第一功能层102的回退量更大,因此所述第一功能层102的回退量仍小于或等于所述第二功能层103的回退量,所述第二功能层103与所

述衬底100上表面之间形成空隙夹层的可能性也大大降低,避免了在沟槽101内沉积的其他膜层时,膜层无法将所述空隙夹层完全填满时出现的空洞问题,从而优化最终形成的半导体器件的电性和良率,提升晶圆的良率。

[0039] 请参考图3,在图3所示的实施例中,提供了衬底100,所述衬底100上表面形成有第一功能层102,和为于所述第一功能层102上表面的第二功能层103。

[0040] 所述衬底100包括硅衬底100、绝缘体上硅衬底100、绝缘体上锗衬底100、锗衬底100等,本领域的技术人员可以根据需要进行更换。

[0041] 在一些实施例中,所述第一功能层102的材料包括氧化硅、氮氧化硅和碳氧化硅中的至少一种。

[0042] 在一些实施例中,所述沟槽101用于形成半导体存储器结构中的浅沟道隔离结构,此时,所述第一功能层102的材料为氧化硅。

[0043] 在一些实施例中,所述第二功能层103的材料至少包括氮化硅。在一些其他的实施例中,所述第二功能层103包括多个膜层,如氮化硅层、氧化硅层,且各个所述膜层在垂直所述衬底100上表面的方向上依次堆叠。

[0044] 在一些实施例中,所述第一功能层102的厚度至少为450Å,和/或,所述第二功能层103的厚度至少为1200Å。实际上也可根据需要设置所述第一功能层102、第二功能层103的具体制备材料以及厚度。

[0045] 在一些实施例中,所述第二功能层103为氮化硅层,所述氮化硅层的厚度为1400Å,所述第一功能层102为氧化硅层,所述氧化硅层的厚度为475Å。

[0046] 请参阅图6,在所述第一功能层102和第二功能层103表面形成了开口1011,所述开口1011暴露沟槽101的预计形成区域,沟槽101形成在所述开口1011暴露的区域中,尺寸与所述开口1011暴露的区域的尺寸相等,或小于所述开口1011暴露的区域的尺寸。

[0047] 在一些实施例中,形成开口1011的步骤如下:在所述第二功能层103表面形成掩膜层104,如图4所示。之后对所述掩膜层104进行图形化处理,暴露所述第二功能层103,如图5所示。之后对所述图形化处理后的掩膜层104暴露的所述第二功能层103进行刻蚀,从所述第二功能层103上表面向下刻穿所述第一功能层102,暴露所述衬底100表面,从而形成所述开口1011,如图6所示。

[0048] 在一些实施例中,如图7所示,在形成所述开口1011后,沿所述开口1011继续往下刻蚀所述衬底100,形成位于所述衬底100内部的沟槽101。

[0049] 在一些实施例中,如图8所示,沿所述开口1011侧壁,对各功能层进行回退处理。在回退处理的过程中,使所述各功能层相对于所述沟槽101的沟槽口边缘向沟槽101外侧方向发生回退,暴露出所述沟槽101顶部边缘的部分衬底100表面。并且,所述回退处理需要保持所述第二功能层103的回退量大于所述第一功能层102的回退量,有利于后续进行的隔离材料层的沉积,便于进行高浓度电浆沉积工艺和高温氧化物沉积工艺。

[0050] 所述回退量指的是第一功能层102/第二功能层103构成所述开口1011侧壁的一侧,在平行于所述衬底100上表面方向上与所述沟槽101的沟槽口边缘的最小距离。此处可以参阅图8中的回退量d1和回退量d2,可以看出,第一功能层102的回退量d1小于所述第二功能层103的回退量d2。

[0051] 在一些实施例中,采用干法刻蚀工艺,对所述各功能层进行回退处理,且所述干法

刻蚀时使用的刻蚀气体中的气体分子的氢原子的个数大于或等于2个。

[0052] 在该实施例中,通过控制所述干法刻蚀时刻蚀气体的流量以及通入时长、通入方向,可以实现对每个所述功能层的回退量的精确控制。研究发现,采用湿法刻蚀来控制所述功能层的回退时,难以控制第一功能层102的回退量。采用干法刻蚀可以很好的克服湿法刻蚀的上述缺点。

[0053] 并且,在该实施例中,刻蚀气体中的气体分子的氢原子的个数大于或等于2个,提高了所述刻蚀气体的氢原子含量,在所述第二功能层103为氮化硅层时,氮化硅与刻蚀气体反应可以行较多的聚合物副产物,这些聚合物副产物可以停留在所述第一功能层102的表面,在后续的圆弧化处理中,聚合物副产物可以保护所述第一功能层102,减少所述第一功能层102被刻蚀的量。

[0054] 在一些实施例中,所述刻蚀气体包括一氟甲烷或二氟甲烷中的至少一种。这两种刻蚀气体的气体分子中都具有两个以上的氢原子,因此可以起到产生较多的聚合物副产物的作用。并且,在所述第二功能层103的材料为氮化硅、第一功能层102的材料为氧化硅时,一氟甲烷以及二氟甲烷对第二功能层103的刻蚀速率大于对所述第一功能层102的刻蚀速率,有助于使所述第二功能层103的回退量大于所述第一功能层102的回退量。

[0055] 在一些实施例中,所述采用干法刻蚀工艺,对所述各功能层进行回退处理包括:根据各功能层的预设回退量,确定所述干法刻蚀的刻蚀时长;向所述各功能层提供刻蚀气体,且持续所述刻蚀时长,所述刻蚀气体中携带有非定向的等离子体。

[0056] 在一些实施例中,所述第一功能层102和第二功能层103的预设回退量约为50 Å至500 Å。

[0057] 在一些实施例中,所述干法刻蚀所用的刻蚀气体对所述第二功能层103与所述第一功能层102的刻蚀速率比大于500:1,以使得在回退处理的过程中,所述第一功能层102的回退量小于所述第二功能层103的回退量。

[0058] 在一些实施例中,通过控制所述刻蚀气体的通入时长,来确定对所述功能层进行回退处理的时长,从而确定各个所述功能层的回退量。在一些实施例中,根据需要回退的各个功能层的回退量,以及各个所述功能层的制备材料,确定具体所需的回退处理时长。

[0059] 由于需要对所述上转角进行圆弧化处理,因此,需要根据圆弧化处理对所述第一功能层102的影响程度,来确定所述第二功能层103的回退量与所述第一功能层102的回退量的差值。根据所述差值,以及干法刻蚀时刻蚀气体对第一功能层102和第二功能层103的刻蚀速率比,以及刻蚀气体通入反应腔室时的流速,确定干法刻蚀时的刻蚀时长。

[0060] 在一些实施例中,当采用上述实施例中的一氟甲烷或二氟甲烷对所述各功能层进行回退处理时,若需要第二功能层103相较于所述沟槽口边缘回退15微米,第一功能层102相较于所述沟槽口边缘回退10微米,且刻蚀气体的流量约为50sccm,则所需的所述刻蚀时长约为15s。实际上也可根据需要设置所述刻蚀时长和刻蚀气体的具体种类、流速等参数。

[0061] 在一些实施例中,在使用干法刻蚀工艺进行回退处理时,刻蚀气体的流量约为10到100sccm,通入时长约为5s到30s。

[0062] 在一些实施例中,回退处理后形成的结构如图8所示。在一些实施例中,经过所述圆弧化处理后,最终形成的结构如图10所示,所述第一功能层102与所述第二功能层103相较于所述沟槽口的回退量相等,所述第一功能层102与所述第二功能层103在所述沟槽口一

侧的边缘齐平。基于图10中所示的结构,最终形成的半导体器件具有空洞的可能性大大减小。

[0063] 实际上,在一些实施例中,经过所述圆弧化处理后,最终形成的结构如图8所示的所述第一功能层102与所述第二功能层103所示,第二功能层103的回退量仍旧大于所述第一功能层102的回退量,基于该结构,最终形成的半导体器件具有空洞的可能性也被大大减小。

[0064] 在一些实施例中,所述刻蚀气体中携带有非定向的等离子体,可以实现均匀的刻蚀效果,让刻蚀气体中的等离子体停留半导体器件的表面,或停留在所述功能层下方暴露的沟槽口边缘区域,减小等离子体对所述沟槽101内部的影响,保留刻蚀气体对所述上方功能层的上转角吃圆效果,不影响下方沟槽101的形状。由于使用所述干法刻蚀进行功能层的回退处理的过程中,不对所述刻蚀气体中的等离子体进行方向控制,避免了形成定向的等离子束,从而避免了定向的等离子束对沟槽101内部形状的影响。

[0065] 在一些实施例中,通过等离子体提供装置来提供等离子体。并且,打开所述等离子体提供装置的射频输出,从而开始提供所述等离子体。在一些实施例中,对所述等离子体的电浆浓度和提供时间进行控制,并不控制所述等离子体的方向,从而实现所述各功能层的非定向刻蚀。

[0066] 所述等离子体提供装置通过射频输出的电源(source power)控制所述等离子体的电浆浓度,并通过偏向电源(bias power)控制所述等离子体的出射方向,因此在一些实施例中,仅打开电源控制所述等离子体的电浆浓度,并且关断所述偏向开关,从而防止等离子体形成具有固定出射方向的等离子束,影响下方沟槽101的形状。

[0067] 在一些实施例中,所述圆弧化处包括以下步骤:在所述沟槽101内形成第一氧化层105,所述第一氧化层105至少覆盖所述沟槽101侧壁和衬底100表面衔接的上转角的表面,如图9所示;采用刻蚀工艺去除所述第一氧化层105,所述刻蚀工艺沿所述开口1011侧壁处对所述第一功能层102进行回退,如图10所示。

[0068] 所述第一氧化层105的形成和去除都可以有效的实现所述上转角的圆弧化效果,其中所述第一氧化层105的形成可以掩盖上转角的尖锐顶角,所述第一氧化层105的去除可以附带去除上转角的尖锐顶角,从而实现所述上转角的圆弧化处理。

[0069] 在一些实施例中,所述第一氧化层105的材料包括氧化硅、氮氧化硅和碳化硅中的至少一种。

[0070] 所述圆弧化处理使得所述沟槽101的上转角圆润,减小所述沟槽101的上转角过于尖锐造成的尖端放电问题发生的几率。

[0071] 在一些实施例中,采用湿法刻蚀工艺去除所述第一氧化层105。湿法刻蚀工艺去除所述第一氧化层105的同时,还可以去除所述第一功能层102表面附着的保护层。在一些实施例中,所述湿法刻蚀工艺所用的刻蚀液对所述第一氧化层和对所述保护层的刻蚀速率比相近或相同。

[0072] 在一些实施例中,所述圆弧化处理还包括以下步骤:在去除所述第一氧化层105后,在所述沟槽101的底部和侧壁表面形成第二氧化层106,所述第二氧化层106至少覆盖所述沟槽101的上转角,如图12所示。

[0073] 所述第二氧化层106的形成可以进一步掩盖上转角的尖锐顶角,有利于实现所述

上转角的圆弧化,防止尖端放电。

[0074] 在一些实施例中,所述第二氧化层106的材料包括氧化硅、氮氧化硅和碳氧化硅中的至少一种。所述第二氧化层106还有利于帮助实现沟槽101侧壁及底面的绝缘性能。

[0075] 实际上,也可根据需要设置所述第一氧化层105和第二氧化层106的具体材料和厚度。

[0076] 在一些实施例中,采用高浓度电浆沉积方法或高温氧化物沉积方法中的至少一种,在所述沟槽101的底部和侧壁表面形成所述第一氧化层105和/或第二氧化层106。

[0077] 在一些实施例中,所述对所述沟槽101侧壁和衬底100表面衔接的上转角进行圆弧化处理前,还包括以下步骤:在所述第一功能层102沿所述开口1011分布的一侧的表面形成保护层,且所述保护层能够被所述圆弧化处理过程去除,使得无需额外处理所述保护层,在保护所述第一功能层102的同时,无需新增额外的制程来去除所述保护层。

[0078] 在一些实施例中,在所述第一功能层102沿所述开口1011分布的一侧的表面形成保护层包括:将所述回退处理的过程中形成的副产物作为所述保护层。因此无需设置额外的制程来制备所述保护层。

[0079] 在一些实施例中,所述副产物包括聚合物。实际上也可根据实际需要,生成其他种类的副产物作为所述保护层。

[0080] 在一些实施例中,使用一氟甲烷或二氟甲烷对第一功能层102、第二功能层103进行回退处理的过程中,由于一氟甲烷或二氟甲烷中较高的氢原子含量,可以有效的在反应过程中生成较多的聚合物的副产物,这些副产物形成在所述第一功能层102表面及侧壁,在后续对上转角进行圆弧化处理的过程中,圆弧化处理先腐蚀副产物,再腐蚀所述第一功能层102,因此对第一功能层102的腐蚀量变少,减小在第二功能层103下方形成空隙夹层的可能性。

[0081] 所述在所述沟槽101以及所述开口1011内填充隔离材料层,以形成隔离结构包括:在所述沟槽101的底部和侧壁表面形成第一隔离层107,所述第一隔离层107还覆盖至所述开口1011的侧壁,并覆盖至所述第二功能层103的上表面;在所述沟槽101和所述开口1011的剩余空间内填满第二隔离层108,所述第二隔离层108还覆盖至所述第二功能层103的上表面。

[0082] 在一些实施例中,请参阅图13,由于所述第二隔离层108需要填满所述沟槽101,因此所述第二隔离层108会在所述第二功能层103的表面形成山峰型堆叠结构。实际上若采用了其他的膜层形成方法,所述第二隔离层108也可以平坦的形成于所述第一隔离层107上方。

[0083] 在一些实施例中,采用高浓度电浆沉积(High Dense Plasma)和/或高温氧化物沉积(High Temperature Oxid)的方法,来依次在所述沟槽101内形成所述第一隔离层107以及所述第二隔离层108。

[0084] 在一些实施例中,所述高浓度电浆沉积工艺指的是HDPCVD是指在传统CVD的基础上增加了溅射(sputter)功能,这个功能有助于增加沉积密度,同时可以在沉积的过程中把转角形貌的凸起消除掉,增进沉积效果,此时,所述等离子体机台的电源瓦数约为50到1000W。

[0085] 所述高温氧化物沉积工艺指的是温度在300℃以上的氧化物沉积工艺。

[0086] 在一些实施例中,对所述第二功能层103的回退处理还有助于使第二功能层103的顶部圆滑,扩大所述开口1011的大小,在填充所述隔离材料层时,所述隔离材料能够更好的进入到所述开口1011和所述沟槽101内,从而实现更好的填充效果,以具有更好的电性特征。

[0087] 本申请还提供了一种半导体器件,包括:衬底100;位于所述衬底100表面的第一功能层102和位于所述第一功能层102表面的第二功能层103;所述第一功能层102和第二功能层103中形成有开口1011,所述开口1011贯穿所述第一功能层102和第二功能层103;所述衬底100内形成有位于所述开口1011下方且与所述开口1011连通的沟槽101,所述开口1011底部暴露出所述沟槽101顶部开口1011边缘的部分衬底100表面;所述开口1011侧壁的第一功能层102和第二功能层103边缘齐平,或者第二功能层103边缘向开口1011内凸出;隔离材料层,填满所述沟槽101和所述开口1011。

[0088] 在该实施例中,由于各功能层均在位于所述开口1011的一侧相较于所述开口1011发生回退,且所述第二功能层103的回退量大于所述第一功能层102的回退量,因此,在所述沟槽101内形成第一氧化层105并去除的过程中,即使对所述第一功能层102的回退量有一定的影响,由于所述第二功能层103相较于第一功能层102的回退量更大,因此所述第一功能层102的回退量仍小于或等于所述第二功能层103的,所述第二功能层103与所述衬底100上表面之间形成空隙夹层的可能性也大大降低,避免了在沟槽101内沉积的其他膜层时,膜层无法将所述空隙夹层完全填满时出现的空洞问题,从而优化最终形成的半导体器件的电性和良率,提升晶圆的良率。

[0089] 在一些实施例中,所述沟槽101的上转角呈圆弧形,系经过圆弧形处理的上转角。

[0090] 在一些实施例中,所述第二功能层103边缘呈圆弧形,系经过回退处理后形成的圆弧形,有助于隔离材料层的沉积、制备。

[0091] 在一些实施例中,还包括第二氧化层106,形成于所述沟槽101的底面和侧壁表面,所述隔离材料层形成于所述第二氧化层106上表面。所述第二氧化层106有利于帮助实现沟槽101侧壁及底面的绝缘性能。

[0092] 以上所述仅为本申请的实施例,并非因此限制本申请的专利范围,凡是利用本申请说明书及附图内容所作的等效结构或等效流程变换,例如各实施例之间技术特征的相互结合,或直接或间接运用在其他相关的技术领域,均同理包括在本申请的专利保护范围内。

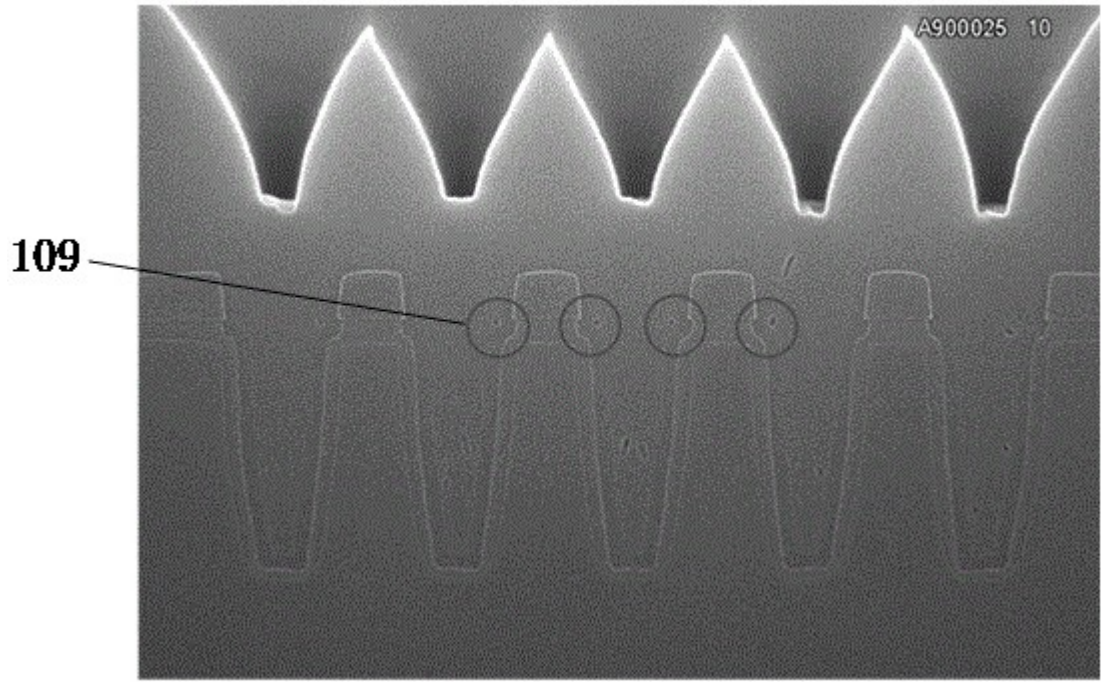


图1

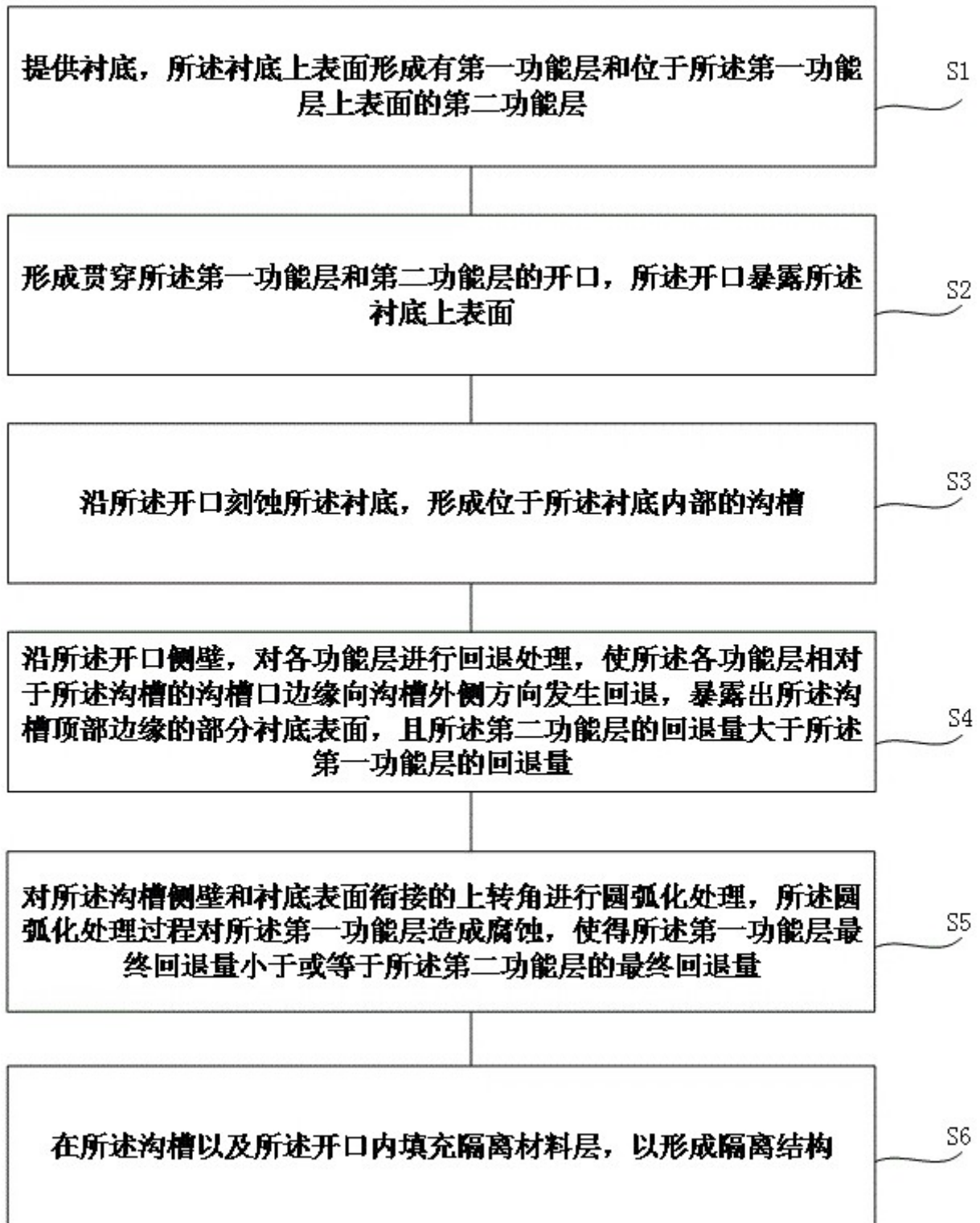


图2

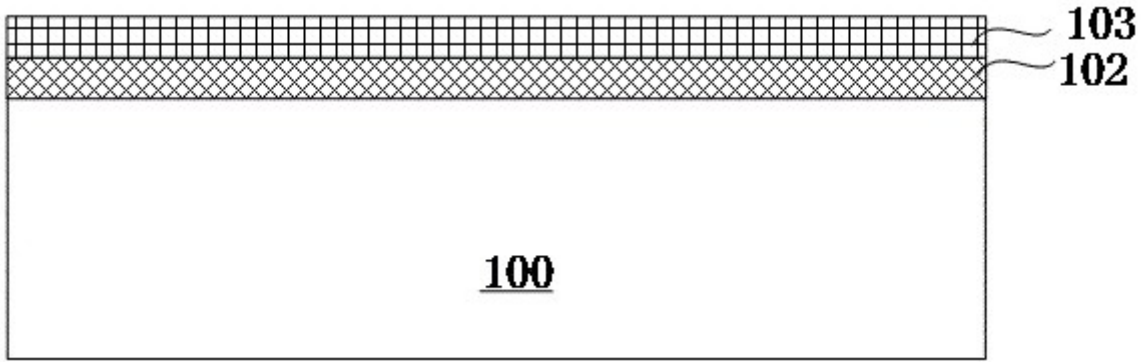


图3

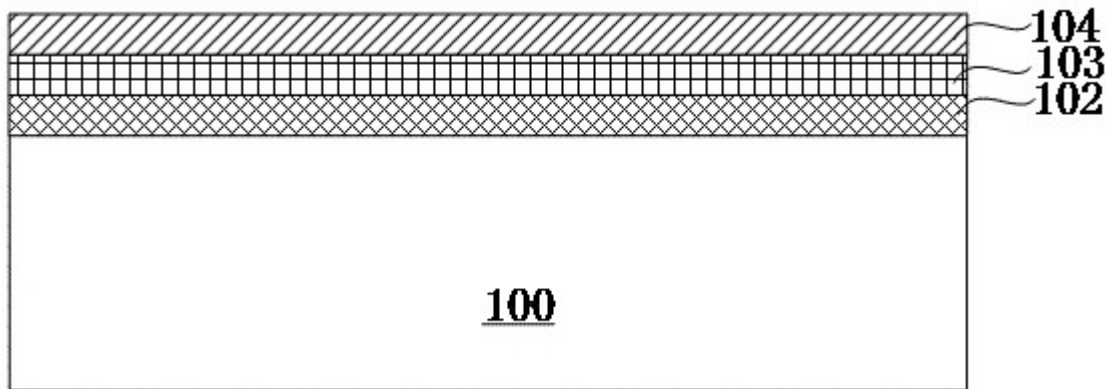


图4

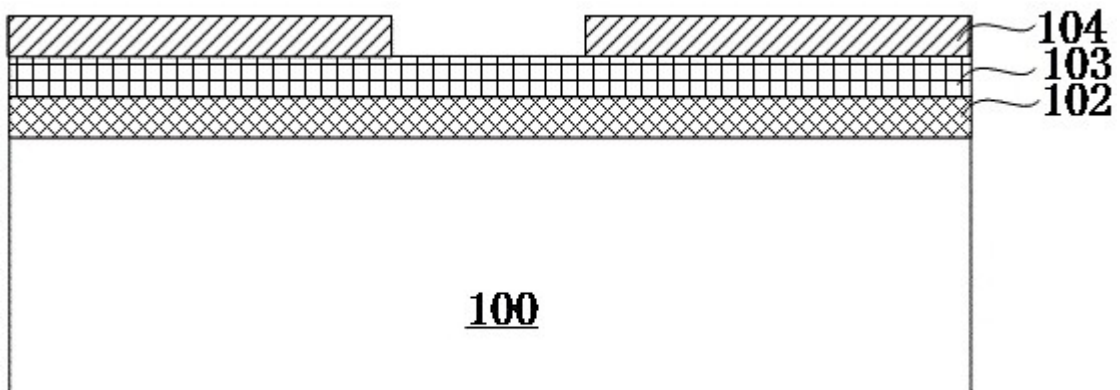


图5

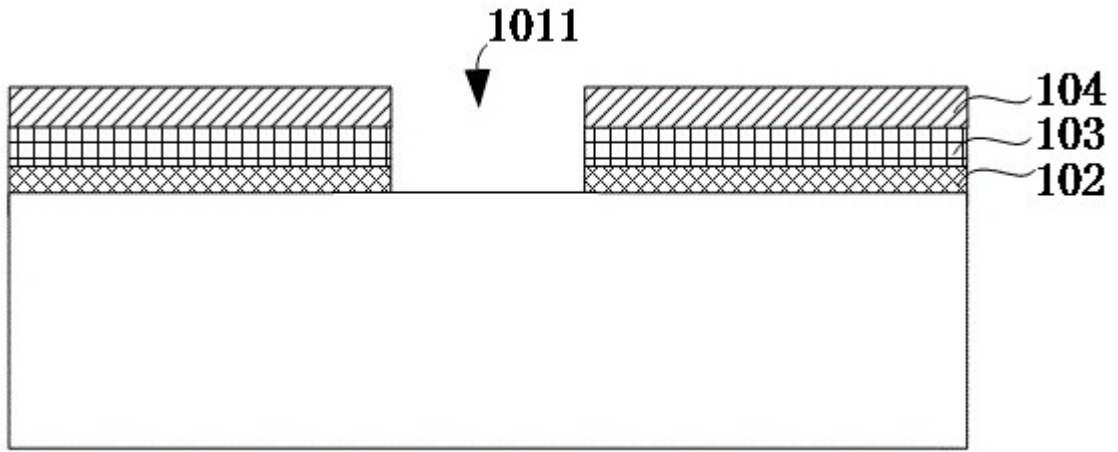


图6

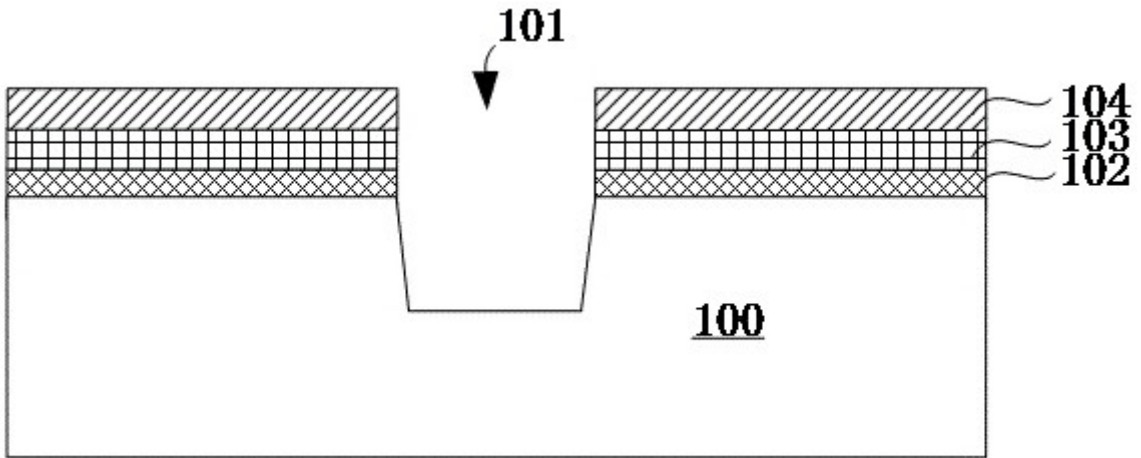


图7

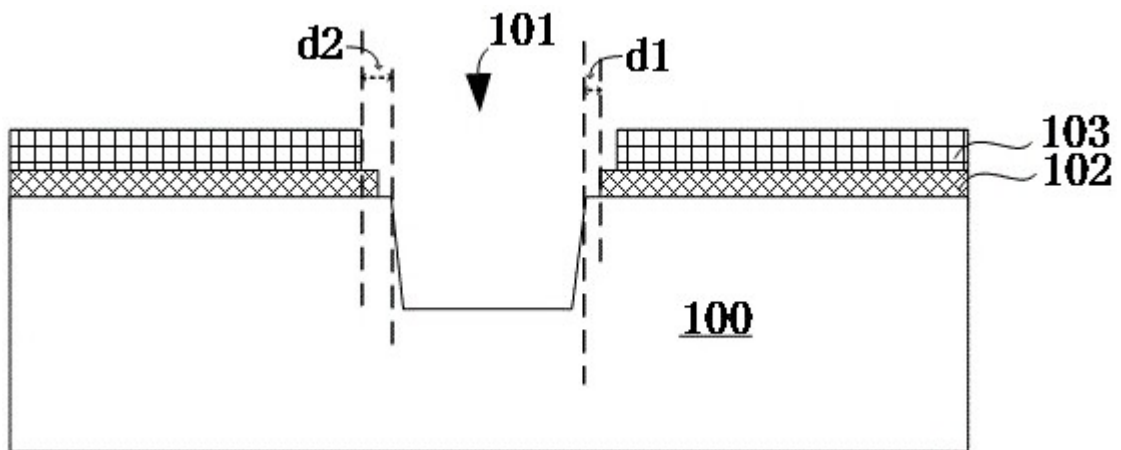


图8

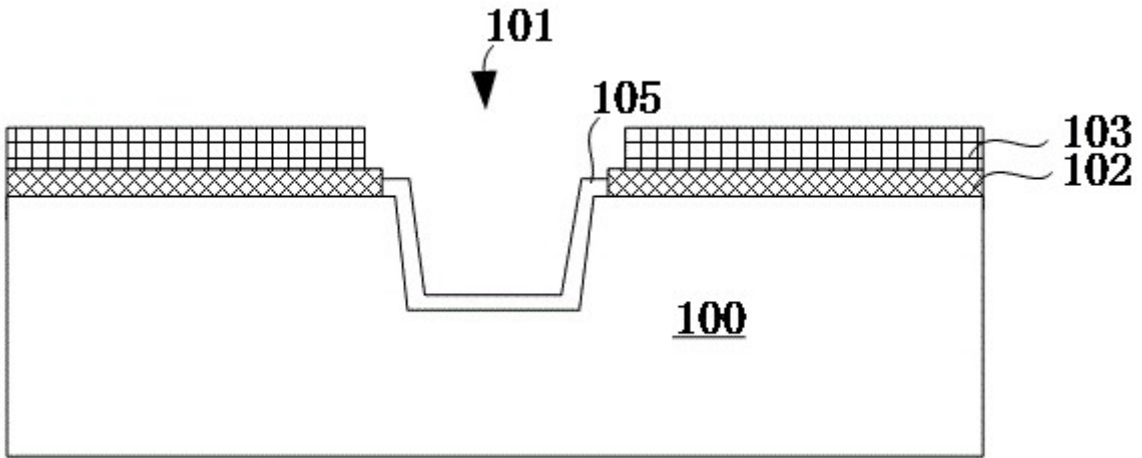


图9

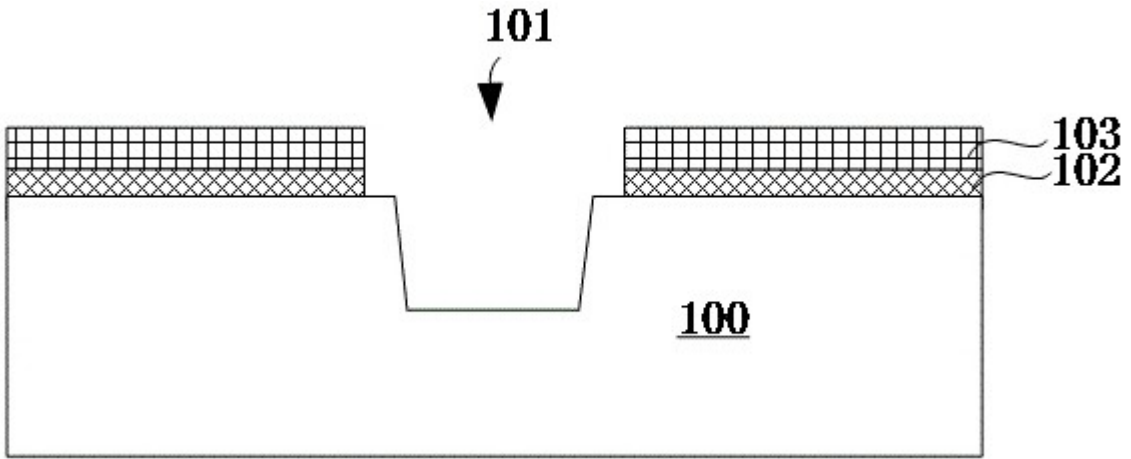


图10

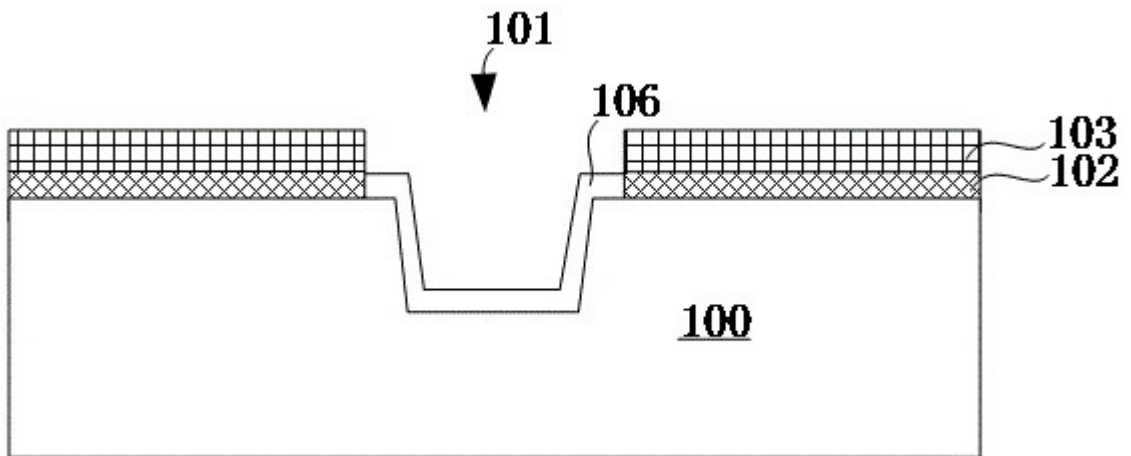


图11

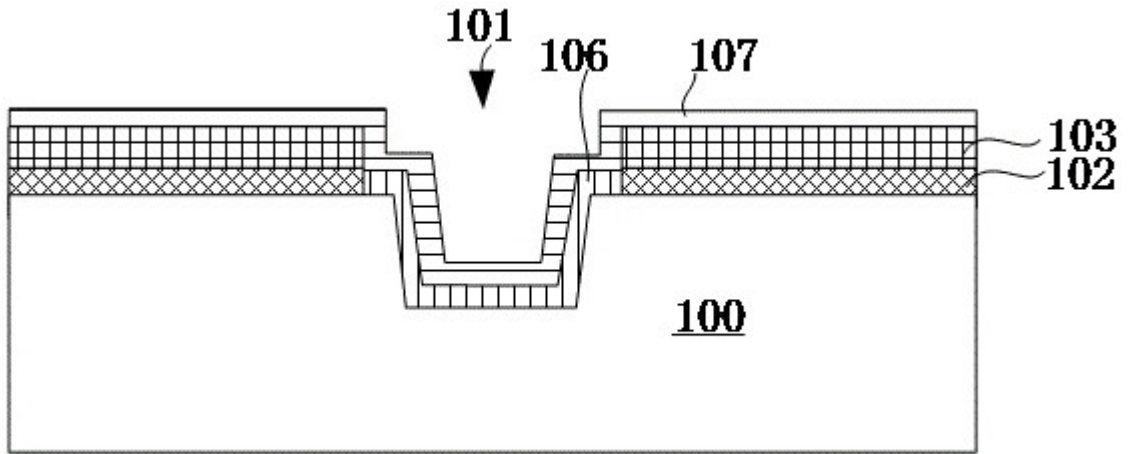


图12

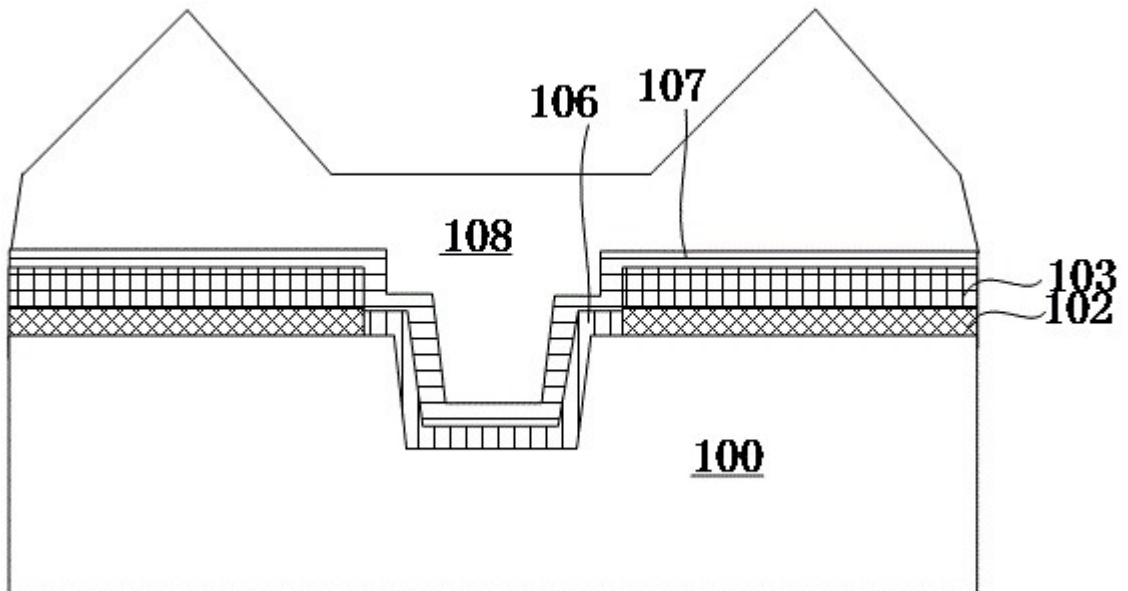


图13